

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-266373

(43)Date of publication of application : 07.10.1997

(51)Int. Cl.

H05K 3/34  
// H01R 9/09

(21)Application number : 08-012232

(71)Applicant : FUJITSU LTD

(22)Date of filing : 26.01.1996

(72)Inventor : UEDA HIDEFUMI  
NAKANISHI TERU  
YAMAGISHI YASUO

(30)Priority

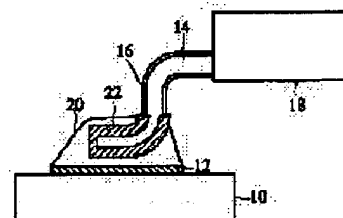
Priority number : 08 10843 Priority date : 25.01.1996 Priority country : JP

## (54) ELECTRONIC COMPONENT ITS BONDING METHOD AND CIRCUIT BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To make thin enough an Sn-Pd reaction layer formed by bonding and ensure a high bond strength, even if using Sn-Bi solder by covering leads to be electrically soldered to desired parts with specified thin Pd film layer.

SOLUTION: Electronic components 18 having leads 14 covered with a Pd plated layer 16 are bonded to an interconnection 12 on a circuit board 10, using Sn-Bi solder 20, resulting in a reaction of the solder with the plated layer 16 at the interface between the solder 20 and leads 14 to form a Sn-Pd alloy layer 22. To improve the bond strength, the Sn-Pd reaction layer 22 must be thin, and hence a Pd film of less than 75nm thick is pref. used for covering the surface of the leads of the components. If such electronic components 18 are bonded to the circuit board 10, a good bond strength can be obtained.



## LEGAL STATUS

[Date of request for examination] 05.04.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

**\* NOTICES \***

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] Electronic parts characterized by being covered by the enveloping layer which the lead section for joining by solder to a joint-ed electrically becomes from Pd layer thinner than 75nm.

[Claim 2] The lead section for being the electronic parts joined to a joint-ed using Sn-Bi system solder, and joining to the aforementioned joint-ed, Electronic parts characterized by the 1st aforementioned layer and the aforementioned Sn-Bi system solder joining when the aforementioned lead section is covered, it has the 1st layer which consists of a Cu layer or a nickel layer, and the enveloping layer which has the wrap 2nd layer for the 1st aforementioned layer and the aforementioned lead section joins to the aforementioned joint-ed.

[Claim 3] They are the electronic parts characterized by being constituted by the material which distributes the 2nd aforementioned layer in the aforementioned Sn-Bi system solder in electronic parts according to claim 2 in the case of a junction.

[Claim 4] They are the electronic parts characterized by the 2nd aforementioned layer being an Au layer in electronic parts according to claim 3.

[Claim 5] They are the electronic parts characterized by the 2nd aforementioned layer being constituted by the aforementioned Sn-Bi system solder by the metallic material with the near melting point in electronic parts according to claim 2.

[Claim 6] They are the electronic parts characterized by the 2nd aforementioned layer being Sn layer or an Sn-Bi layer in electronic parts according to claim 5.

[Claim 7] They are the electronic parts characterized by the 1st aforementioned layer being a thickness 0.5 micrometers or more in electronic parts according to claim 3 to 6.

[Claim 8] The circuit board to which the polar zone for joining electronic parts electrically is characterized by being covered by the aforementioned enveloping layer according to claim 1 to 7.

[Claim 9] The circuit board characterized by joining electronic parts according to claim 1 to 7 to the polar zone with Sn-Bi system solder.

[Claim 10] The junction technique of the electronic parts which are the junction technique of electronic parts according to claim 1 to 7, and are characterized by joining the aforementioned electronic parts to the aforementioned joint-ed using Sn-Bi system solder.

[Claim 11] The aforementioned Sn-Bi system solder is the junction technique of the electronic parts which composition of Sn is 40 - 60wt% in the junction technique of electronic parts according to claim 10, and composition of Ag is 0 - 2wt%, and are characterized by Bi consisting of the remaining composition.

---

[Translation done.]

## \* NOTICES \*

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the junction technique of electronic parts in which Sn-Bi system solder was used, and relates to the circuit board in which the electronic parts which have the structure which was suitable for soldering using Sn-Bi system solder especially, its junction technique, and its electronic parts were mounted.

[0002]

[Description of the Prior Art] Conventionally, generally as solder, the Sn(tin)-Pb (lead) alloy is known, and it is used as a cementing material of various package methods until it results by the end of today. For example, in the package by DIP method, QFP method, and LCC method, a lead and electrode of electronic parts are joined on Cu (copper) electrode on a printed circuit board by heating this at the temperature of about 220 degrees C using the solder of 183 degrees C of the melting points which have eutectic composition of 63wt%Sn-37wt%Pb.

[0003] However, when a soft error is generated by the alpha-rays exudation from Pb which is a principal component or the printed circuit board after abandonment processing is \*\*ed by acid rain, Pb is eluted, and since Sn-Pb system solder has the bad influence of polluting river and an underground water, the motion which regulates use is activating it. Moreover, in Sn-Pb system solder, also in 63Sn-37Pb with the lowest temperature that carries out melting, the melting point is 183 degrees C, and the temperature of about 210-220 degrees C is needed for a soldered joint. For this reason, the batch junction of the heat-resistant low electronic parts was not able to be carried out by the reflow.

[0004] From such a background, a development of the solder for a low-temperature junction which does not contain Pb in a configuration element is performed briskly, and various solder is proposed. For example, the attempt which adds the 3rd [ little ] and the 4th element for adjustment of the melting point and an improvement of a mechanical property is made, using the eutectic solder of Sn systems, such as 52In-48Sn (117 degrees C of melting points), 57Bi-43Sn (139 degrees C of melting points), and 91Sn-9Zn (199 degrees C of melting points), and 96.5Sn-3.5Ag (221 degrees C of melting points), as the base.

[0005] The invention-in-this-application person etc. is indicating that a mechanical property is improvable in a Japanese-Patent-Application-No. 59334 [ seven to ] specification, without causing melting point elevation into an Sn-Bi alloy by carrying out specified quantity addition of Ag (silver) as the 3rd element. On the other hand, as a lead of electronic parts, materials, such as an alloy (Cu lead, Fe(iron)-58wt%, and nickel(nickel)-42wt%) (it is hereafter called 42 alloys) and covar, are used. In order for these leads to improve a corrosion resistance and to obtain solder and a good junction, surface-coating processing is performed.

[0006] 63Sn-37Pb solder occupies most present solder for electronics, and the reserve solder according to Sn-Pb system solder also as surface-coating processing of a lead occupies most. Therefore, it is desirable to advance the so-called Pb free-ization which does not use Pb also with the surface-coating material of a lead. As a Pb free surface-coating material which does not use Pb, the electronic parts which used Pd (palladium) as surface-coating material of the lead section are already marketed. The electronic parts using Pd plating correspond to Pb free-ization, and also they have the advantage in which the cost reduction by plating to the lead before electronic-parts assembly is possible.

[0007]

[Problem(s) to be Solved by the Invention] However, when it joined using the Sn-Bi system solder 20, such as 42Sn-58Bi and 41.6Sn-57.4Bi-1Ag, the 3 yuan eutectic reaction of 15.5Sn-32Pb-52.5Bi had produced the electronic parts 18 with which surface-coating processing of the lead 14 by the above-mentioned conventional 63Sn-37Pb solder 38 was made by the alloying reaction of a joint ( drawing 7 ). Since the melting points were about 95 degrees C and low temperature, the time of the spalling test (125 degrees C) for checking a reliability, and when such a 3 yuan eutectic alloy 40 joined the remarkable electronic parts of generation of heat, the joint might carry out melting of it.

[0008] Moreover, the bonding strength was falling compared with the case where the electronic parts with which surface-coating processing of the lead by Pd plating was made are mounted using 63Sn-37Pb solder when it joined using the same Sn-Bi system soldering paste. The purpose of this invention is to offer the circuit board in which the electronic parts with which surface-coating processing suitable for Sn-Bi system solder was made, its junction technique, and its electronic parts were mounted.

[0009]

[Means for Solving the Problem] The above-mentioned purpose is attained by the electronic parts characterized by being covered by the enveloping layer which the lead section for joining by solder to a joint-ed electrically becomes from Pd layer thinner than

75nm. Since the thickness of the Sn-Pd reaction layer formed of a junction can be made thin enough by this, when Sn-Bi system solder is used, a high bonding strength can be obtained.

[0010] Moreover, the lead section for being the electronic parts joined to a joint-ed using Sn-Bi system solder, and joining to the aforementioned joint-ed, When the aforementioned lead section is covered, it has the 1st layer which consists of a Cu layer or a nickel layer, and the enveloping layer which has the wrap 2nd layer for the 1st aforementioned layer and the aforementioned lead section joins to the aforementioned joint-ed It is attained by the electronic parts characterized by the 1st aforementioned layer and the aforementioned Sn-Bi system solder joining. Thereby, the high bonding strength obtained between Sn-Bi system solder, nickel layer, or Cu layer can fully be demonstrated.

[0011] Moreover, as for the 2nd aforementioned layer, in the above-mentioned electronic parts, it is desirable to be constituted by the material distributed in the aforementioned Sn-Bi system solder in the case of a junction. Thereby, a high bonding strength can be obtained after a junction between the lead section and Sn-Bi system solder. Moreover, as for the 2nd aforementioned layer, in the above-mentioned electronic parts, it is desirable that it is Au layer.

[0012] Moreover, as for the 2nd aforementioned layer, in the above-mentioned electronic parts, it is desirable to be constituted by the aforementioned Sn-Bi system solder by the metallic material with the near melting point. Thereby, a high bonding strength can be obtained after a junction between the lead section and Sn-Bi system solder. Moreover, as for the 2nd aforementioned layer, in the above-mentioned electronic parts, it is desirable that they are Sn layer or an Sn-Bi layer.

[0013] Moreover, as for the 1st aforementioned layer, in the above-mentioned electronic parts, it is desirable that it is a thickness 0.5 micrometers or more. Thus, by setting up a thickness, in case nickel layer or Cu layer is a junction, it all does not react, and the junction between Sn-Bi system solder, nickel layer, or Cu layer can be formed after a junction. Moreover, the polar zone for joining electronic parts electrically is attained by the circuit board characterized by being covered by the aforementioned enveloping layer. Thereby, when Sn-Bi system solder is used, the circuit board from which a high bonding strength is obtained can be constituted.

[0014] Moreover, the above-mentioned electronic parts are attained by the circuit board characterized by being joined to the polar zone with Sn-Bi system solder. Thereby, since the junction reliability of electronic parts can be raised, the reliability of the circuit board in which electronic parts were mounted can also be raised. Moreover, it is the junction technique of the above-mentioned electronic parts, and is attained also by the junction technique of the electronic parts characterized by joining the aforementioned electronic parts to the aforementioned joint-ed using Sn-Bi system solder. Thereby, it is joinable with a high bonding strength between joints-ed.

[0015] Moreover, in the junction technique of the above-mentioned electronic parts, composition of Sn is 40 - 60wt%, composition of Ag is 0 - 2wt%, and, as for the aforementioned Sn-Bi system solder, it is desirable that Bi consists of the remaining composition. Thus, if Sn-Bi system solder is selected, the melting point is low, and with high solder, a mechanical strength can have a high bonding strength and can join.

[0016]

[Embodiments of the Invention] The electronic parts by the 1st operation gestalt of this invention, its junction technique, and the circuit board are explained using the drawing 1 and the drawing 2. Drawing and the drawing 2 explaining the reaction gestalt with a lead of electronic parts when drawing 1 uses Sn-Bi system solder are a graph which shows the relation between the thickness of Pd deposit at the time of joining using 42Sn-58Bi solder, and a bonding strength.

[0017] This operation gestalt shows the electronic parts which can join the electronic parts with which surface-coating processing of the lead by Pd was carried out with Sn-Bi system solder, without a bonding strength deteriorating, its junction technique, and the circuit board. The reaction gestalt with the lead with which Pd plating of [ at the time of using introduction and Sn-Bi system solder ] was carried out is explained using drawing 1.

[0018] On the wiring 12 formed in the circuit board 10, if lead 14 joins the electronic parts 18 covered by the Pd deposit 16 using the Sn-Bi system solder 20, in the interface of the Sn-Bi system solder 20 and the lead 14, the Sn-Bi system solder 20 and the Pd deposit 16 will react, and the Sn-Pd alloy layer 22 will be formed. It can consider that the cause by which a bonding strength deteriorates when the electronic parts 18 with which Pd plating processing was carried out are joined with the Sn-Bi system solder 20, in order that the bonding strength of lead 14 and the Sn-Bi system solder 20 may be dependent on the reaction gestalt in these interfaces originates in the Sn-Pd reaction layer 22.

[0019] Then, as a result of an invention-in-this-application person's etc. inquiring zealously that it should investigate about this cause, it began that it is thicker than the time of the thickness of the Sn-Pd reaction layer 22 formed by the interface of the Sn-Bi system solder 20 and the lead 14 joining using 63Sn-37Pb, and it became clear. The Sn-Pd reaction layer 22 formed in a junction interface has the very brittle property from the intermetallic compound being included. For this reason, when the thickness of the reaction layer formed rather than the case where Sn-Pb system solder is used is the Sn-Bi system solder which becomes thick, it is thought that the bonding strength deteriorated.

[0020] Then, the invention-in-this-application person etc. thought that it was required in order that making thin the Sn-Pd reaction layer 22 formed may raise a bonding strength, and investigated further about plating \*\* of the Pd deposit 16 which covers lead 14. It turns out that a bonding strength if plating \*\* increases a bonding strength for a bonding strength gradually in 200nm or more about 400g / pin, and by making it 200nm or less although it becomes and is low as it is shown in drawing 2, as a result of measuring, using SOP of 14 pins about a plating [ of the Pd deposit 16 of a bonding strength ] thick dependency, and plating \*\* becomes thin about 75nm, to the extent that Sn-Pb system solder is equaled is obtained.

[0021] Therefore, when Sn-Bi system solder is used, it is desirable to use Pd layer thinner than 75nm of thicknesss as a

surface-coating material of a lead of electronic parts, and if such electronic parts are joined to the circuit board etc., a good bonding strength can be obtained. Thus, since Pd plating \*\* of a lead of electronic parts was made thinner than 75nm, the bonding strength of a lead and Sn-Bi system solder is improvable according to this operation gestalt, until of the same grade as the case where Sn-Pb solder is used. Thereby, since the junction reliability of electronic parts can be raised, the reliability of the circuit board which carried these electronic parts can also be improved sharply.

[0022] In addition, with the above-mentioned operation gestalt, although explained as Sn-Bi system solder, also in the solder with which the 3rd and the 4th element were added, it is applicable not only to Sn-Bi eutectic solder but this. For example, Ag is added as 3rd element, and a bonding strength can be improved when Bi uses the solder with which 40 - 60wt% and Ag have and Sn has composition of the remainder 0 - 2wt%.

[0023] 41. As a result of measuring the relation between Pd plating \*\* and a bonding strength about 6Sn-57.4Bi-1Ag solder, when Pd plating \*\* was 500nm, although bonding strengths were about 500g / pin, even about 880g / pin was able to improve the bonding strength by making Pd plating \*\* thin to 50nm. Moreover, Pd layer can form plating, vacuum evaporatio, a spatter, etc. by all the membrane formation technique.

[0024] Moreover, surface-coating processing by Pd plating can also be formed on a wiring and electrode of the circuit board. Also in this case, the bonding strength between Sn-Bi system solder and the circuit board can be improved by making thickness of Pd deposit thinner than 75nm. Moreover, all the substrates that can join electronic parts with solder, such as the circuit boards, flexible substrates, etc., such as a glass-epoxy-group plate, are applicable to the circuit board said to this application specification.

[0025] Next, the electronic parts by the 2nd operation gestalt of this invention, its junction technique, and the circuit board are explained using the drawing 3 or the drawing 6. The structure of the electronic parts according [ drawing and the drawing 5 showing the technique which used the drawing 3 and the drawing 4 for measurement of a bonding strength in this operation gestalt ] to this operation gestalt, its junction technique and drawing explaining the circuit board, and the drawing 6 are drawings explaining a problem when Au layer to cover is thick.

[0026] With this operation gestalt, an invention-in-this-application person etc. shows the newly found-out structure as a surface coating which can obtain sufficient bonding strength to Sn-Bi system solder. Since the bonding strength between solder and a cementing material-ed is decided by combination with the alloy layer generated in the both, it must grasp the reaction gestalt of solder and a cementing material-ed, and must select a material.

[0027] Then, the invention-in-this-application person tried first selection of the surface-coating material from which Sn-Bi system solder is contacted after nothing and a junction in a junction of Sn-Bi system solder and pure metals, and a sufficiently strong bonding strength is obtained. Furthermore, it tried to aim at enhancement in soldering nature and a bonding strength by covering with the material which does not have such a front face of a material, and soldering nature is good and does not have a bad influence on an interface or the solder parent itself after a junction.

[0028] First, the result which selected the material from which Sn-Bi system solder is contacted and a sufficiently strong bonding strength is obtained is shown. In order that an invention-in-this-application person etc. might measure the bonding strength at the time of using various materials, he created the sample with the following procedures and performed bonding-strength measurement. First, the wire 30 which consists of Cu, nickel, Au, Pd, Pt (platinum), and 42 alloys is prepared ( drawing 3 (a)), and it is a wrap ( drawing 3 (b)) by the polyimide coat 32 about these front faces.

[0029] Subsequently, the end of the wire 30 covered by the polyimide coat 32 is ground, and the end of a wire 30 is exposed ( drawing 3 (c)). Then, the reserve solder 34 by 42Sn-58Bi solder or 41.6Sn-57.4Bi-1Ag solder is formed in the exposed wire 30 ( drawing 3 (d)).

[0030] Then, reserve solder 34 comrades of two wires 30 formed in this way are made to associate mutually, and it heats and joins at 170 degrees C ( drawing 3 (e)). Finally, the wire 30 of ends is pulled and a bonding strength is measured ( drawing 3 (f)). Thus, the measured bonding strength is collected into Table 1. The result which performed same measurement using 63Sn-37Pb solder for the comparison was also shown in Table 1.

[0031]

[Table 1]

ワイヤ	接合強度 [ k g / mm <sup>2</sup> ]		
	S n - B i	S n - B i - A g	S n - P b
C u	6. 7 5	7. 7 0	7. 6 4
N i	7. 8 9	8. 9 1	7. 8 3
A u	5. 0 9	4. 8 5	6. 0 2
P d	4. 5 3	5. 1 9	8. 6 1
P t	2. 4 3	6. 0 9	7. 5 5
4 2 アロイ	2. 7 2	4. 6 6	8. 4 2

As shown in Table 1, when nickel and Cu were used as a wire material, 42Sn-52Bi solder was used as reserve solder 34 and 41.6Sn-57.4Bi-1Ag solder was used, the bonding strength about about 7-8 [kg/mm<sup>2</sup>] was obtained. This value is a bonding strength without the case where 63Sn-37Pb solder is used, and inferiority.

[0032] On the other hand, when other wire materials were used, the bonding strength was falling considerably, and the value was low even if it compared with the case where 63Sn-37Pb solder is used. Therefore, the junction using Sn-Bi system solder found that nickel or Cu was suitable as a material in contact with solder after a junction.

[0033] In addition, by the junction to Sn system solder, nickel, or Cu, when using nickel and Cu as covering material, since the element which reacts becomes dominant [ Sn ], even if Sn and nickel in solder, or Cu alloys before a junction, the amount of plating in which pure Sn layer can exist is needed. Since the alloy layer thickness formed at the temperature of a usual soldered joint of nickel and Cu is set to about about 0.5 micrometers, as for the thickness of the plating layer of nickel and Cu, it is desirable to set it as 0.5 micrometers or more.

[0034] Next, it is wrap surface-coating material (the 2nd layer) about the lagging material (the 1st layer) which consists of nickel or Cu, and soldering nature is good and shows the result which selected the material which does not have a bad influence on an interface or the solder parent itself after a junction. As such a material, if it joins to solder, it can consider using the material distributed in solder, for example, Au, and the material in which the melting point had the same configuration in solder closely, for example, Sn.

[0035] Then, the measurement sample shown in drawing 4 was created like the measuring method shown in drawing 3. In addition, the deposit 36 was formed by Au-plating or Sn plating a wire 30 before formation of the reserve solder 34.

41.6Sn-57.4Bi-1Ag solder was used for the reserve solder 34. The result which measured the bonding strength using this measurement sample is shown in Table 2.

[0036]

[Table 2]

メッキ膜	ワイヤ	接合強度 [ k g / mm <sup>2</sup> ]
A u	N i	9 . 1 5
A u	C u	7 . 5 8
S n	N i	7 . 1 0
S n	C u	8 . 7 4

As shown in Table 2, also in which sample, it has checked that the bonding strength about 63Sn-37Pb-9 which are obtained by Pb [kg/mm<sup>2</sup>] was obtained. When elemental analysis of the cross section of a joint was carried out, as for the configuration of a joint, the sample using 42Sn-58Bi and 41.6Sn-57.4Bi-1Ag had become (Sn, nickel or the alloy layer / nickel layer of Cu with a thickness [ Sn-Bi system solder / thickness ] of about 500nm, or Cu layer).

[0037] Namely, it is covered by the enveloping layer 24 which consists of a nickel layer or a Cu layer as shown in drawing 5. Furthermore, the electronic parts 18 which have the lead 14 covered by the enveloping layer 26 which consists of an Au layer or an Sn layer. If it joins to the wiring layer 12 on the circuit board 10 with the Sn-Bi system solder 20 ( drawing 5 (a)), the enveloping layer 26 of the field which touches the Sn-Bi system solder 20 will be spread in the Sn-Bi system solder 20, and the Sn-Bi system solder 20 and the enveloping layer 24 will contact directly ( drawing 5 (b)). Thereby, in the interface of the Sn-Bi system solder 20 and the enveloping layer 24, Sn, nickel, or the alloy layer of Cu is formed, and the above-mentioned structure is formed.

[0038] Since such structure is almost equivalent to the case where Sn-Pb system solder is used, it is considered that the good bonding strength was obtained by having obtained the configuration of such a joint. In addition, when using Au plating, if there are too many amounts of plating of Au, the compound 28 of AuSn will be generated in solder, and there is a possibility of degrading the mechanical property of the solder [ itself ] ( drawing 6 ). Therefore, when the amount of solder used by the junction of usual QFP etc. takes into consideration very severalmicro g-several mg and thing [ a minute amount ], in order not to change the mechanical property of solder, it is desirable to set the thickness of Au plating layer as less than 0.5 micrometers.

[0039] In the present condition, since plating by the Sn-Bi system solder to the lead section is difficult, when the solder of an Sn-Bi system is used by carrying out pure Sn plating to the electrode on a lead or the front face of a substrate, it can perform the junction with a strong bonding strength. However, in order to form Sn plating, it is necessary to take into consideration further. That is, Sn is because a whisker will occur if electroplating is carried out alone. Therefore, it is desirable to prevent a whisker by adding the element of ultralow volumes, such as Sb (antimony), Ag, Zn (zinc), Bi, germanium (germanium), or Co (cobalt), to Sn.

[0040] Thus, from the obtained result, Au which is Sn which is a solder component, or the material which the wettability with solder diffuses in solder well at the time of a junction is covered on the maximum front face, and it is thought by arranging nickel layer and Cu layer which can obtain a high bonding strength by the alloy layer generated with solder on the substratum that a good bonding strength is obtained.

[0041] Then, the surface coating by this operation gestalt was formed in the 42 alloy lead section of QFP which has 208 pins, and the bonding strength was measured. First, nickel plating with a thickness of about 2 micrometers was given to the lead section of QFP, and Sn plating with a thickness of about 2 micrometers or Au plating with a thickness of about 1 micrometer was further given to it on the front face. Subsequently, on the glass epoxy-group plate with which Cu electrode was formed in the front face, 41.6Sn-57.4Bi-1Ag solder was used and it joined at the temperature of 170 degrees C.

[0042] Thus, as a result of pulling the joined lead and measuring a bonding strength, when lead [ which ] was processed, the bonding strength about 700gves / pin was obtained. This value is a value without the case where 37Sn-63Pb is used, and

inferiority. Thus, according to this operation gestalt, Au which is Sn which is a solder component, or the material which the wettability with solder diffuses in solder well at the time of a junction can be covered on the maximum front face to the electrode on a lead or the front face of a substrate, and sufficient bonding strength can be further obtained on the substratum using Sn-Bi system solder by arranging nickel layer and Cu layer which can obtain a high bonding strength by the alloy layer generated with solder.

[0043] In addition, as long as the material which covers the maximum front face is a material all diffused in solder in the case of a junction, it needs to be neither Au nor Sn, for example, may be Sn-Bi system solder plating, hot dipping, etc. Sufficient bonding strength can be obtained also by using these. Moreover, you may cover the maximum front face with Pd layer shown with the 1st operation gestalt instead of Au layer or Sn layer. In this case, after a junction, since it is thin enough, since solder, nickel layer, or Cu layer contacts directly, Pd layer to cover can obtain sufficient bonding strength.

[0044]

[Effect of the Invention] Since the thickness of the Sn-Pd reaction layer formed of a junction by covering the lead section for joining by solder to a joint-ed electrically by the enveloping layer which consists of a Pd layer thinner than 75nm can be made thin enough according to this invention the above passage, when Sn-Bi system solder is used, a high bonding strength can be obtained.

[0045] Moreover, the lead section for being the electronic parts joined to a joint-ed using Sn-Bi system solder, and joining to a joint-ed, Since the 1st layer and Sn-Bi system solder join when the lead section is covered, it has the 1st layer which consists of a Cu layer or a nickel layer, and the enveloping layer which has the wrap 2nd layer for the 1st layer and the lead section joins to a joint-ed The high bonding strength obtained between Sn-Bi system solder, nickel layer, or Cu layer can fully be demonstrated.

[0046] Moreover, in the above-mentioned electronic parts, if the material distributed in Sn-Bi system solder as the 2nd layer in the case of a junction is used, since the 1st layer and Sn-Bi system solder are joinable after a junction, a high bonding strength can be obtained after a junction. Moreover, in the above-mentioned electronic parts, Au layer is applicable to the 2nd layer.

[0047] Moreover, in the above-mentioned electronic parts, if the melting point uses a near metallic material for Sn-Bi system solder as the 2nd layer, since the 1st layer and Sn-Bi system solder are joinable after a junction, a high bonding strength can be obtained after a junction. Moreover, in the above-mentioned electronic parts, Sn layer or an Sn-Bi layer is applicable to the 2nd layer.

[0048] Moreover, in the above-mentioned electronic parts, if the 1st layer is made into a thickness 0.5 micrometers or more, nickel layer or Cu layer all does not react, and the junction between Sn-Bi system solder, nickel layer, or Cu layer can be formed after a junction. Moreover, when covering the polar zone for joining electronic parts electrically by the enveloping layer and Sn-Bi system solder is used, the circuit board which has a high bonding strength can be constituted.

[0049] Moreover, since the junction reliability of electronic parts can be raised if the circuit board joined to the polar zone with Sn-Bi system solder in the above-mentioned electronic parts is constituted, the reliability of the circuit board in which electronic parts were mounted can also be raised. Moreover, if the above-mentioned electronic parts are joined to a joint-ed using Sn-Bi system solder, it is joinable with a high bonding strength between joints-ed.

[0050] Moreover, in the junction technique of the above-mentioned electronic parts, if the Sn-Bi system solder whose Bi is the remaining composition is used, composition of Ag is 0 - 2wt%, composition of Sn is 40 - 60wt%, the melting point is low, and with high solder, a mechanical strength can have a high bonding strength and can join.

[Translation done.]

\* NOTICES \*

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is drawing explaining the reaction gestalt with a lead of the electronic parts at the time of using Sn-Bi system solder.

[Drawing 2] It is the graph which shows the relation between the thickness of Pd deposit at the time of joining using 42Sn-58Bi solder, and a bonding strength.

[Drawing 3] It is drawing (the 1) showing the technique used for measurement of a bonding strength in this operation gestalt.

[Drawing 4] It is drawing (the 2) showing the technique used for measurement of a bonding strength in this operation gestalt.

[Drawing 5] It is drawing explaining the structure of the electronic parts by the 2nd operation gestalt of this invention, its junction technique, and the circuit board.

[Drawing 6] It is drawing explaining a problem when Au layer which covered the lead in the 2nd operation gestalt of this invention is thick.

[Drawing 7] It is drawing explaining the reaction gestalt of the joint in the junction technique of the conventional electronic parts.

[Description of Notations]

- 10 -- Circuit board
- 12 -- Wiring
- 14 -- Lead
- 16 -- Pd deposit
- 18 -- Electronic parts
- 20 -- Sn-Bi system solder
- 22 -- Sn-Pd alloy layer
- 24 -- Enveloping layer
- 26 -- Enveloping layer
- 28 -- Compound of Sn and Au
- 30 -- Wire
- 32 -- Polyimide coat
- 34 -- Reserve solder
- 36 -- Deposit
- 38 -- 63Sn-37Pb solder covering
- 40--3 yuan eutectic alloy

---

[Translation done.]



Home



Search



List

☐ Include

## MicroPatent® PatSearch FullText: Record 1 of 1

Search scope: US EP WO JP; Full patent spec.

Years: 1990-2001

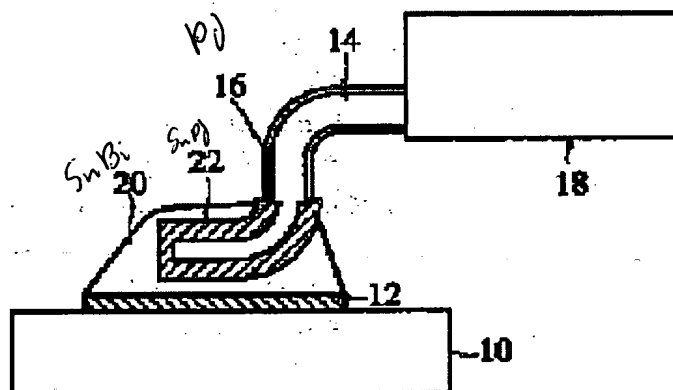
Text: Application No.: JP08012232

JP-A-9-266373

published on

October 7, 1997

(sheet 1)

[Download This Patent](#)[Family Lookup](#)[Citation Indicators](#)**NEW!**  
Special Rates  
For Citation  
Indicators[Go to first matching text](#)

JP09266373

ELECTRONIC COMPONENT ITS BONDING METHOD AND CIRCUIT BOARD  
FUJITSU LTD

Inventor(s): UEDA HIDEFUMI ; NAKANISHI TERU ; YAMAGISHI YASUO

Application No. 08012232 JP08012232 JP, Filed 19960126,

**Abstract: PROBLEM TO BE SOLVED:** To make thin enough an Sn-Pd reaction layer formed by bonding and ensure a high bond strength, even if using Sn-Bi solder by covering leads to be electrically soldered to desired parts with specified thin Pd film layer.

**SOLUTION:** Electronic components 18 having leads 14 covered with a Pd plated layer 16 are bonded to an interconnection 12 on a circuit board 10, using Sn-Bi solder 20, resulting in a reaction of the solder with the plated layer 16 at the interface between the solder 20 and leads 14 to form a Sn-Pd alloy layer 22. To improve the bond strength, the Sn-Pd reaction layer 22 must be thin, and hence a Pd film of less than 75nm thick is pref. used for covering the surface of the leads of the components. If such electronic components 18 are bonded to the circuit board 10, a good bond strength can be obtained.

Int'l Class: H05K00334; H01R00909

Priority: JP 08 10843 19960125



Home



Search



List

☐ Include

For further information, please contact:

[Technical Support](#) | [Billing](#) | [Sales](#) | [General Information](#)

JP-A-9-266373

(sheet 2)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-266373

(43) 公開日 平成9年(1997)10月7日

(51) Int.Cl. <sup>9</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/34	5 1 2		H 0 5 K 3/34	5 1 2 C
// H 0 1 R 9/09		7815-5B	H 0 1 R 9/09	B

審査請求 未請求 請求項の数11 O L (全 9 頁)

(21) 出願番号 特願平8-12232

(22) 出願日 平成8年(1996)1月26日

(31) 優先権主張番号 特願平8-10843

(32) 優先日 平8(1996)1月25日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 植田 秀文

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72) 発明者 中西 輝

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72) 発明者 山岸 康男

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(74) 代理人 弁理士 北野 好人

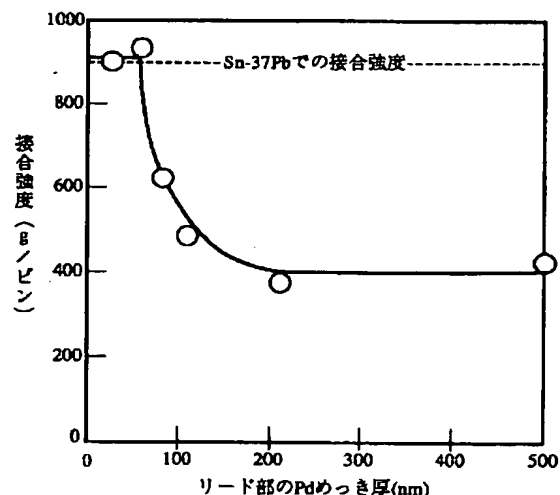
(54) 【発明の名称】 電子部品及びその接合方法、並びに回路基板

(57) 【要約】

【課題】 Sn-Bi系はんだを用いたはんだ付けに適した構造を有する電子部品及びその接合方法、並びにその電子部品が実装された回路基板を提供する。

【解決手段】 被接合部に電気的に接合するためのリード部を、75nmより薄いPd膜よりなる被覆層で覆う。

42Sn-58Biはんだを用いて接合した場合のPdメッキ層の厚さと接合強度との関係を示すグラフ



## 【特許請求の範囲】

【請求項1】 被接合部に電気的にはんだ接合するためのリード部が、75nmより薄いPd膜よりなる被覆層で覆われていることを特徴とする電子部品。

【請求項2】 Sn-Bi系はんだを用いて被接合部に接合される電子部品であって、前記被接合部に接合するためのリード部と、前記リード部を覆い、Cu層又はNi層よりなる第1の層と、前記第1の層を覆う第2の層とを有する被覆層とを有し、前記リード部が前記被接合部に接合したときに、前記第1の層と前記Sn-Bi系はんだとが接合することを特徴とする電子部品。

【請求項3】 請求項2記載の電子部品において、前記第2の層は、接合の際に前記Sn-Bi系はんだ中に分散する材料により構成されていることを特徴とする電子部品。

【請求項4】 請求項3記載の電子部品において、前記第2の層は、Au層であることを特徴とする電子部品。

【請求項5】 請求項2記載の電子部品において、前記第2の層は、前記Sn-Bi系はんだに融点に近い金属材料により構成されていることを特徴とする電子部品。

【請求項6】 請求項5記載の電子部品において、前記第2の層は、Sn層、又はSn-Bi層であることを特徴とする電子部品。

【請求項7】 請求項3乃至6のいずれかに記載の電子部品において、前記第1の層は、0.5μm以上の膜厚であることを特徴とする電子部品。

【請求項8】 電子部品を電気的に接合するための電極部が、請求項1乃至7のいずれかに記載の前記被覆層により覆われていることを特徴とする回路基板。

【請求項9】 請求項1乃至7のいずれかに記載の電子部品が、Sn-Bi系はんだにより電極部に接合されていることを特徴とする回路基板。

【請求項10】 請求項1乃至7のいずれかに記載の電子部品の接合方法であって、前記電子部品を、Sn-Bi系はんだを用いて前記被接合部に接合することを特徴とする電子部品の接合方法。

【請求項11】 請求項10記載の電子部品の接合方法において、前記Sn-Bi系はんだは、Snの組成が40～60wt%であり、Agの組成が0～2wt%であり、Biが残りの組成よりなることを特徴とする電子部品の接合方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、Sn-Bi系はんだを用いた電子部品の接合技術に係り、特に、Sn-Bi系はんだを用いたはんだ付けに適した構造を有する電子部品及びその接合方法、並びにその電子部品が実装された回路基板に関する。

## 【0002】

【従来の技術】従来より、はんだとしてはSn（錫）-Pb（鉛）合金が一般に知られており、今日に至るまで各種実装方式の接合材料として使用されている。例えば、DIP方式、QFP方式、LCC方式による実装においては、63wt%Sn-37wt%Pbの共晶組成を有する融点183℃のはんだを用い、これを約220℃の温度で加熱することにより、電子部品のリードや電極をプリント基板上のCu（銅）電極上に接合している。

【0003】しかしながら、Sn-Pb系はんだは、主成分であるPbからのα線放出によってソフトエラーを発生させたり、廃棄処理後のプリント基板が酸性雨に曝されることによりPbが溶出し、河川や地下水を汚染するなどの悪影響があることから、使用を規制する動きが活発化している。また、Sn-Pb系はんだでは、溶融する温度が最も低い63Sn-37Pbにおいても融点が183℃であり、はんだ接合には210～220℃程度の温度が必要となる。このため、耐熱性の低い電子部品をリフローにより一括接合することができなかった。

【0004】このような背景から、Pbを構成元素に含まない低温接合用はんだ合金の開発が盛んに行われ、種々のはんだが提案されている。例えば、52In-48Sn（融点117℃）、57Bi-43Sn（融点139℃）、91Sn-9Zn（融点199℃）、96.5Sn-3.5Ag（融点221℃）等のSn系の共晶はんだ合金をベースとして、融点の調整、機械的性質の改善のために、少量の第3、第4の元素を添加する試みがなされている。

【0005】本願発明者等は、Sn-Bi合金に第3元素としてAg（銀）を所定量添加することにより、融点上昇を起こすことなく機械的性質を改善できることを特願平7-59334号明細書において開示している。一方、電子部品のリードとしては、Cuリード、Fe（鉄）-58wt%とNi（ニッケル）-42wt%との合金（以下、42アロイと呼ぶ）、コパル等の材料が用いられている。これらリードは、耐腐食性を向上し、且つはんだと良好な接合を得るために表面被覆処理が施されている。

【0006】現在のエレクトロニクス用はんだの大部分は63Sn-37Pbはんだが占めており、リードの表面被覆処理としても、Sn-Pb系はんだによる予備はんだが大半を占めている。従って、リードの表面被覆材料についても、Pbを用いない、いわゆるPbフリー化を進めることが望ましい。Pbを用いないPbフリー表

面被覆材料としては、リード部の表面被覆材としてPd（パラジウム）を使用した電子部品がすでに市販されている。Pdメッキを用いた電子部品は、Pbフリー化に対応しているほか、電子部品組立前でのリードへのメッキによるコスト削減が可能という長所がある。

#### 【0007】

【発明が解決しようとする課題】しかしながら、上記従来の63Sn-37Pbはんだ38によるリード14の表面被覆処理がなされた電子部品18を、42Sn-58Biや41.6Sn-57.4Bi-1AgなどのSn-Bi系はんだ20を用いて接合すると、接合部の合金化反応によって15.5Sn-32Pb-52.5Biの3元共晶反応が生じていた（図7）。かかる3元共晶合金40は融点が約95℃と低温であるため、信頼性を確認するための熱衝撃試験（125℃）時や、発熱の著しい電子部品を接合した際に、接合部が溶融することがあった。

【0008】また、Pdメッキによるリードの表面被覆処理がなされた電子部品を、同様のSn-Bi系はんだペーストを用いて接合すると、63Sn-37Pbはんだを用いて実装した場合に比べて接合強度が低下していた。本発明の目的は、Sn-Bi系はんだに適した表面被覆処理がなされた電子部品及びその接合方法、並びにその電子部品が実装された回路基板を提供することにある。

#### 【0009】

【課題を解決するための手段】上記目的は、被接合部に電気的にはんだ接合するためのリード部が、75nmより薄いPd膜よりなる被覆層で覆われていることを特徴とする電子部品によって達成される。これにより、接合によって形成されるSn-Pd反応層の膜厚を十分に薄くできるので、Sn-Bi系はんだを用いた場合にも高い接合強度を得ることができる。

【0010】また、Sn-Bi系はんだを用いて被接合部に接合される電子部品であって、前記被接合部に接合するためのリード部と、前記リード部を覆い、Cu層又はNi層よりなる第1の層と、前記第1の層を覆う第2の層とを有する被覆層とを有し、前記リード部が前記被接合部に接合したときに、前記第1の層と前記Sn-Bi系はんだとが接合することを特徴とする電子部品によっても達成される。これにより、Sn-Bi系はんだとNi層又はCu層との間で得られる高い接合強度を十分に発揮することができる。

【0011】また、上記の電子部品において、前記第2の層は、接合の際に前記Sn-Bi系はんだ中に分散する材料により構成されていることが望ましい。これにより、リード部とSn-Bi系はんだとの間で接合後に高い接合強度を得ることができる。また、上記の電子部品において、前記第2の層は、Au層であることが望ましい。

【0012】また、上記の電子部品において、前記第2の層は、前記Sn-Bi系はんだに融点が近い金属材料により構成されていることが望ましい。これにより、リード部とSn-Bi系はんだとの間で接合後に高い接合強度を得ることができる。また、上記の電子部品において、前記第2の層は、Sn層、又はSn-Bi層であることが望ましい。

【0013】また、上記の電子部品において、前記第1の層は、0.5μm以上の膜厚であることが望ましい。このように膜厚を設定することにより、Ni層又はCu層が接合の際に反応しつくすことはなく、接合後にSn-Bi系はんだとNi層又はCu層との間の接合を形成することができる。また、電子部品を電気的に接合するための電極部が、前記被覆層により覆われていることを特徴とする回路基板によっても達成される。これにより、Sn-Bi系はんだを用いた場合にも高い接合強度が得られる回路基板を構成することができる。

【0014】また、上記の電子部品が、Sn-Bi系はんだにより電極部に接合されていることを特徴とする回路基板によっても達成される。これにより、電子部品の接合信頼性を高めることができるので、電子部品が実装された回路基板の信頼性をも高めることができる。また、上記の電子部品の接合方法であって、前記電子部品を、Sn-Bi系はんだを用いて前記被接合部に接合することを特徴とする電子部品の接合方法によっても達成される。これにより、被接合部との間に高い接合強度をもって接合することができる。

【0015】また、上記の電子部品の接合方法において、前記Sn-Bi系はんだは、Snの組成が40～60wt%であり、Agの組成が0～2wt%であり、Biが残りの組成よりなることが望ましい。このようにSn-Bi系はんだを選定すれば、融点が低く、機械的強度が高いはんだにより、高い接合強度をもって接合することができる。

#### 【0016】

【発明の実施の形態】本発明の第1実施形態による電子部品及びその接合方法、並びに回路基板を図1及び図2を用いて説明する。図1はSn-Bi系はんだを用いた場合の電子部品のリードとの反応形態を説明する図、図2は42Sn-58Biはんだを用いて接合した場合のPdメッキ層の厚さと接合強度との関係を示すグラフである。

【0017】本実施形態では、Pdによるリードの表面被覆処理がされた電子部品を、接合強度が劣化することなくSn-Bi系はんだにより接合できる電子部品及びその接合方法、並びに回路基板を示す。始めに、Sn-Bi系はんだを用いた場合の、Pdメッキされたリードとの反応形態を図1を用いて説明する。

【0018】回路基板10に形成された配線12上に、リード14がPdメッキ層16により覆われた電子部品

18をSn-Bi系はんだ20を用いて接合すると、Sn-Bi系はんだ20とリード14との界面においてSn-Bi系はんだ20とPdメッキ層16とが反応し、Sn-Pd合金層22が形成される。リード14とSn-Bi系はんだ20との接合強度は、これら界面における反応形態に依存するため、Pdメッキ処理がされた電子部品18をSn-Bi系はんだ20により接合した場合に接合強度が劣化する原因は、Sn-Pd反応層22に起因していることが考えられる。

【0019】そこで、この原因について調査すべく本願発明者等が鋭意検討をした結果、Sn-Bi系はんだ20とリード14との界面で形成されるSn-Pd反応層22の厚さが、63Sn-37Pbを用いて接合したときよりも厚くなっていることが始めて明らかとなった。接合界面に形成されるSn-Pd反応層22は、金属間化合物を含んでいることから非常に脆い性質を有している。このため、Sn-Pb系はんだを用いた場合よりも形成される反応層の膜厚が厚くなるSn-Bi系はんだの場合に、接合強度が劣化したものと考えられる。

【0020】そこで、本願発明者等は、形成されるSn-Pd反応層22を薄くすることが接合強度を向上させるために必要であると考え、リード14を被覆するPdメッキ層16のメッキ厚について更に調査した。接合強度のPdメッキ層16のメッキ厚依存性について、14ピンのSOPを用いて測定した結果、図2に示すように、メッキ厚が200nm以上では接合強度は約400g/ピンとかなり低いが、200nm以下にすることにより接合強度は徐々に増加し、メッキ厚が約75nmより薄くなるとSn-Pb系はんだと比肩するほどの接合強度が得られることが判った。

【0021】従って、Sn-Bi系はんだを用いた場合には、電子部品のリードの表面被覆材料として、膜厚75nmより薄いPd膜を用いることが望ましく、このような電子部品を回路基板等に接合すれば、良好な接合強度を得ることができる。このように、本実施形態によれば、電子部品のリードのPdメッキ厚を75nmより薄くしたので、リードとSn-Bi系はんだとの接合強度をSn-Pbはんだを用いた場合と同程度まで改善することができる。これにより、電子部品の接合信頼性を高めることができるので、これら電子部品を搭載した回路基板の信頼性をも大幅に向上することができる。

【0022】なお、上記実施形態では、Sn-Bi系はんだとして説明したが、Sn-Bi共晶はんだのみならず、これに第3、第4の元素が添加されたはんだにおいても適用することができる。例えば、第3の元素としてAgが添加されており、Snが40～60wt%、Agが0～2wt%、Biが残部の組成を有するはんだを用いた場合にも、接合強度を改善することができる。

【0023】41.6Sn-57.4Bi-1AgはんだについてPdメッキ厚と接合強度の関係を測定した結

果、Pdメッキ厚が500nmのときには接合強度は約500g/ピンであったが、Pdメッキ厚を50nmまで薄くすることにより接合強度を約880g/ピンまで向上することができた。また、Pd膜は、メッキ、蒸着、スパッタなど、あらゆる成膜方法によって形成することができる。

【0024】また、Pdメッキによる表面被覆処理は回路基板の配線や電極上に形成することもできる。この場合にも、Pdメッキ層の厚さを75nmより薄くすることにより、Sn-Bi系はんだと回路基板との間の接合強度を向上することができる。また、本願明細書にいう回路基板には、ガラス-エポキシ基板などの回路基板やフレキシブル基板など、電子部品をはんだにより接合しうる全ての基板を適用することができる。

【0025】次に、本発明の第2実施形態による電子部品及びその接合方法、並びに回路基板を図3乃至図6を用いて説明する。図3及び図4は本実施形態において接合強度の測定に用いた方法を示す図、図5は本実施形態による電子部品の構造及びその接合方法、並びに回路基板を説明する図、図6は被覆するAu膜が厚い場合の問題を説明する図である。

【0026】本実施形態では、Sn-Bi系はんだに対して十分な接合強度を得られる表面被覆として、本願発明者等が新たに見いだした構造を示す。はんだと被接合材料との間の接合強度は、その両者で生成する合金層との組み合わせで決まるため、はんだと被接合材料との反応形態を把握して材料を選定しなければならない。

【0027】そこで、まず本願発明者は、Sn-Bi系はんだと純粋な金属同士の接合をなし、接合後にSn-Bi系はんだと接触して十分強い接合強度が得られる表面被覆材料の選定を試みた。さらに、このような材料の表面を、はんだ付け性がよく接合後も界面やはんだ母体そのものにも悪影響を与えない材料で被覆することにより、はんだ付け性と接合強度の向上を図ることを試みた。

【0028】まず、Sn-Bi系はんだと接触して十分強い接合強度が得られる材料の選定を行った結果を示す。本願発明者等は、種々の材料を用いた際の接合強度を測定するために、以下の手順により試料を作成し、接合強度測定を行った。まず、Cu、Ni、Au、Pd、Pt（プラチナ）、及び42アロイよりなるワイヤ30を用意し（図3（a））、これらの表面をポリイミド皮膜32により覆う（図3（b））。

【0029】次いで、ポリイミド皮膜32により覆ったワイヤ30の一端を研磨してワイヤ30の一端を露出させる（図3（c））。続いて、露出したワイヤ30に42Sn-58Biはんだ、又は41.6Sn-57.4Bi-1Agはんだによる予備はんだ34を形成する（図3（d））。

【0030】その後、このように形成した2本のワイヤ

30の予備はんだ34同士を互いにつきあわせて170℃で加熱・接合する(図3(e))。最後に、両端のワイヤ30を引っ張って接合強度を測定する(図3(f))。このようにして測定した接合強度を表1にま

とめる。表1には、比較のため63Sn-37Pbはんだを用いて同様の測定を行った結果も示した。

【0031】

【表1】

ワイヤ	接合強度 [kg/mm <sup>2</sup> ]		
	Sn-Bi	Sn-Bi-Ag	Sn-Pb
Cu	6.75	7.70	7.64
Ni	7.89	8.91	7.83
Au	5.09	4.85	6.02
Pd	4.53	5.19	8.61
Pt	2.43	6.09	7.55
42アロイ	2.72	4.66	8.42

表1に示すように、ワイヤ材料としてNi、Cuを用いた場合には、予備はんだ34として42Sn-52Biはんだを用いた場合にも、41.6Sn-57.4Bi-1Agはんだを用いた場合にも、約7~8[kg/mm<sup>2</sup>]程度の接合強度が得られた。この値は63Sn-37Pbはんだを用いた場合と遜色のない接合強度である。

【0032】これに対し、他のワイヤ材料を用いた場合には、接合強度はかなり低下しており、63Sn-37Pbはんだを用いた場合と比較してもその値は低くなっていた。従って、Sn-Bi系はんだを用いた接合には、接合後にはんだと接触している材料としてNi、又はCuが適していることが判った。

【0033】なお、被覆材料としてNiやCuを用いる場合、Sn系はんだとNi又はCuとの接合では反応する元素がSnが支配的となることから、接合前にはんだ中のSnとNi又はCuが合金化しても純粋なSn層が存在できるメッキ量が必要となる。Ni、Cuともに通常のはんだ接合の温度で形成される合金層の厚さが約0.5μm程度になることから、Ni、Cuのメッキ膜の膜厚は0.5μm以上に設定することが望ましい。

【0034】次に、Ni又はCuよりなる被覆材(第1の層)を覆う表面被覆材(第2の層)であって、はんだ付け性がよく、且つ接合後にも界面やはんだ母体そのものにも悪影響を与えない材料の選定を行った結果を示す。このような材料としては、はんだと接合するとはんだ中に分散する材料、例えばAuや、融点かはんだに近く、且つ同様の構成をもった材料、例えばSnを用いることが考えられる。

【0035】そこで、図3に示した測定方法と同様にして、図4に示す測定試料を作成した。なお、メッキ層36は、予備はんだ34の形成前にワイヤ30をAuメッキ又はSnメッキすることにより形成した。予備はんだ34には41.6Sn-57.4Bi-1Agはんだを用いた。この測定試料を用いて接合強度を測定した結果

を表2に示す。

【0036】

【表2】

メッキ膜	ワイヤ	接合強度 [kg/mm <sup>2</sup> ]
Au	Ni	9.15
Au	Cu	7.58
Sn	Ni	7.10
Sn	Cu	8.74

表2に示すように、いずれの試料においても、63Sn-37Pbで得られる7~9[kg/mm<sup>2</sup>]程度の接合強度が得られることが確認できた。接合部の断面を元素分析したところ、42Sn-58Bi、41.6Sn-57.4Bi-1Agを用いた試料ともに、接合部の構成は(Sn-Bi系はんだ/厚さ約500nmのSnとNi又はCuの合金層/Ni層又はCu層)となっていた。

【0037】すなわち、図5に示すように、Ni層又はCu層よりなる被覆層24により覆われ、更にAu層又はSn層よりなる被覆層26により覆われたリード14を有する電子部品18を、Sn-Bi系はんだ20により回路基板10上の配線層12に接合すると(図5(a))、Sn-Bi系はんだ20に接する領域の被覆層26がSn-Bi系はんだ20内に拡散し、Sn-Bi系はんだ20と被覆層24とが直接接触する(図5(b))。これにより、Sn-Bi系はんだ20と被覆層24との界面ではSnとNi又はCuの合金層が形成され、前述の構造が形成される。

【0038】このような構造は、Sn-Pb系はんだを用いた場合とほぼ同等であることから、このような接合部の構成が得られたことにより良好な接合強度が得られたものと考えられる。なお、Auメッキを用いる場合、Auのメッキ量が多すぎるとはんだ中にAuSnの化合物28が生成され、はんだ自体の機械的性質を劣化させる虞がある(図6)。従って、通常のQFP等の接合で

用いられているはんだ量が数 $\mu\text{g}$ 〜数 $\text{mg}$ と非常に微量であることを考慮すると、はんだの機械的性質を変化させないためにはAuメッキ膜の厚さを0.5 $\mu\text{m}$ 以内に設定することが望ましい。

【0039】現状では、リード部へのSn-Bi系はんだによるメッキは困難であるため、リード又は基板表面の電極に純SnメッキをすることによりSn-Bi系のはんだを用いたときにも接合強度が強い接合を行うことができる。しかしながら、Snメッキを形成するためには更に考慮する必要がある。すなわち、Snは単体で電気メッキをするとウィスカが発生するからである。従って、Snに、Sb（アンチモン）、Ag、Zn（亜鉛）、Bi、Ge（ゲルマニウム）、又はCo（コバルト）などの極微量の元素を添加することにより、ウィスカを防止することが望ましい。

【0040】このようにして得られた結果から、はんだ成分であるSn、又は、はんだとのぬれ性がよく接合時にははんだ中に拡散しつくす材料であるAuなどを最表面に被覆し、その下地に、はんだと生成する合金層により高い接合強度を得られるNi膜やCu膜を配置することにより、良好な接合強度が得られるものと考えられる。

【0041】そこで、本実施形態による表面被覆を、208ピンを有するQFPの42アロイリード部に形成して接合強度を測定した。まず、QFPのリード部に、厚さ約2 $\mu\text{m}$ のNiメッキを施し、更にその表面に厚さ約2 $\mu\text{m}$ のSnメッキ、又は厚さ約1 $\mu\text{m}$ のAuメッキを施した。次いで、表面にCu電極が形成されたガラスエポキシ基板上に、41.6Sn-57.4Bi-1Agはんだを用いて170℃の温度で接合した。

【0042】このようにして接合したリードを引っ張って接合強度を測定した結果、いずれのリードを処理した場合においても700gf/ピン程度の接合強度が得られた。この値は、37Sn-63Pbを用いた場合と遜色のない値である。このように、本実施形態によれば、リード又は基板表面の電極に、はんだ成分であるSn、又は、はんだとのぬれ性がよく接合時にははんだ中に拡散しつくす材料であるAuなどを最表面に被覆し、更にその下地に、はんだと生成する合金層により高い接合強度を得られるNi膜やCu膜を配置することにより、Sn-Bi系はんだを用いて十分な接合強度を得ることができる。

【0043】なお、最表面を被覆する材料は、接合の際にははんだ中に拡散しつくす材料であればAuやSnである必要はなく、例えばSn-Bi系はんだメッキ、溶融メッキなどであってもよい。これらを用いることによっても十分な接合強度を得ることができる。また、Au膜やSn膜の代わりに、第1の実施形態にて示したPd膜により最表面を被覆してもよい。この場合、被覆するPd膜が十分に薄いため、接合後にはんだとNi膜又はCu

膜とが直接接触するので、十分な接合強度を得ることができる。

【0044】

【発明の効果】以上の通り、本発明によれば、被接合部に電気的にはんだ接合するためのリード部を、75nmより薄いPd膜よりなる被覆層で覆うことにより、接合によって形成されるSn-Pd反応層の膜厚を十分に薄くできるので、Sn-Bi系はんだを用いた場合にも高い接合強度を得ることができる。

【0045】また、Sn-Bi系はんだを用いて被接合部に接合される電子部品であって、被接合部に接合するためのリード部と、リード部を覆い、Cu層又はNi層よりなる第1の層と、第1の層を覆う第2の層とを有する被覆層とを有し、リード部が被接合部に接合したときに、第1の層とSn-Bi系はんだとが接合するので、Sn-Bi系はんだとNi層又はCu層との間で得られる高い接合強度を十分に発揮することができる。

【0046】また、上記の電子部品において、第2の層として、接合の際にSn-Bi系はんだ中に分散する材料を用いれば、接合後に第1の層とSn-Bi系はんだとが接合することができるので、接合後に高い接合強度を得ることができる。また、上記の電子部品において、第2の層には、Au層を適用することができる。

【0047】また、上記の電子部品において、第2の層として、Sn-Bi系はんだに融点が近い金属材料を用いれば、接合後に第1の層とSn-Bi系はんだとが接合することができるので、接合後に高い接合強度を得ることができる。また、上記の電子部品において、第2の層には、Sn層、又はSn-Bi層を適用することができる。

【0048】また、上記の電子部品において、第1の層を0.5 $\mu\text{m}$ 以上の膜厚にすれば、Ni層又はCu層が反応しつくすことはなく、接合後にSn-Bi系はんだとNi層又はCu層との間の接合を形成することができる。また、電子部品を電気的に接合するための電極部を被覆層により覆えば、Sn-Bi系はんだを用いた場合にも高い接合強度を有する回路基板を構成することができる。

【0049】また、上記の電子部品を、Sn-Bi系はんだにより電極部に接合された回路基板を構成すれば電子部品の接合信頼性を高めることができるので、電子部品が実装された回路基板の信頼性をも高めることができる。また、上記の電子部品をSn-Bi系はんだを用いて被接合部に接合すれば、被接合部との間に高い接合強度をもって接合することができる。

【0050】また、上記の電子部品の接合方法において、Snの組成が40〜60wt%であり、Agの組成が0〜2wt%であり、Biが残りの組成であるSn-Bi系はんだを用いれば、融点が低く、機械的強度が高いはんだにより、高い接合強度をもって接合することが

できる。

【図面の簡単な説明】

【図1】Sn-Bi系はんだを用いた場合の電子部品のリードとの反応形態を説明する図である。

【図2】42Sn-58Biはんだを用いて接合した場合のPdメッキ層の厚さと接合強度との関係を示すグラフである。

【図3】本実施形態において接合強度の測定に用いた方法を示す図(その1)である。

【図4】本実施形態において接合強度の測定に用いた方法を示す図(その2)である。

【図5】本発明の第2実施形態による電子部品の構造及びその接合方法、並びに回路基板を説明する図である。

【図6】本発明の第2実施形態においてリードを被覆したAu膜が厚い場合の問題を説明する図である。

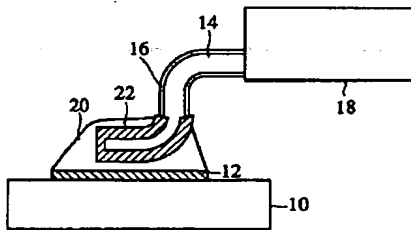
【図7】従来の電子部品の接合方法における接合部の反応形態を説明する図である。

【符号の説明】

- 10…回路基板
- 12…配線
- 14…リード
- 16…Pdメッキ層
- 18…電子部品
- 20…Sn-Bi系はんだ
- 22…Sn-Pd合金層
- 24…被覆層
- 26…被覆層
- 28…SnとAuの化合物
- 30…ワイヤ
- 32…ポリイミド皮膜
- 34…予備はんだ
- 36…メッキ層
- 38…63Sn-37Pbはんだ被覆
- 40…3元共晶合金

【図1】

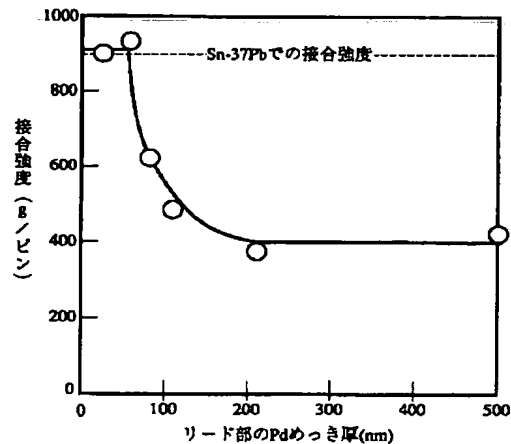
Sn-Bi系はんだを用いた場合の電子部品のリードとの反応形態を説明する図



- 10…回路基板
- 12…配線
- 14…リード
- 16…Pdメッキ層
- 18…電子部品
- 20…Sn-Bi系はんだ
- 22…Sn-Pd合金層

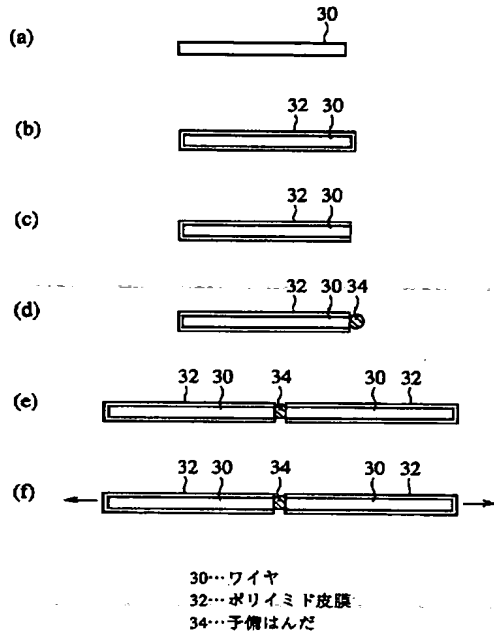
【図2】

42Sn-58Biはんだを用いて接合した場合のPdメッキ層の厚さと接合強度との関係を示すグラフ



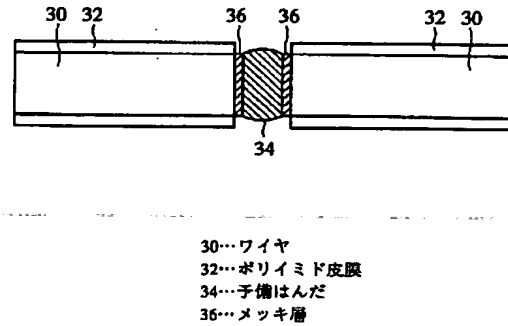
【図3】

本発明の第2実施形態において接合強度の測定に用いた方法を示す図(その1)



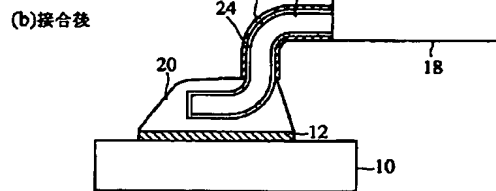
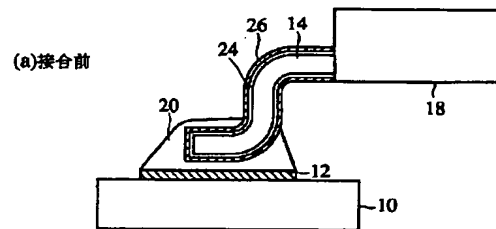
【図4】

本発明の第2実施形態において接合強度の測定に用いた方法を示す図(その2)



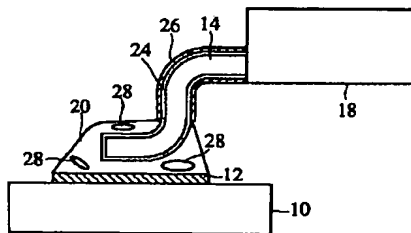
【図5】

本発明の第2実施形態による電子部品の構造及びその接合方法、並びに回路基板を説明する図



【図6】

本発明の第2実施形態においてリードを被覆したAu膜が厚い場合の問題を説明する図

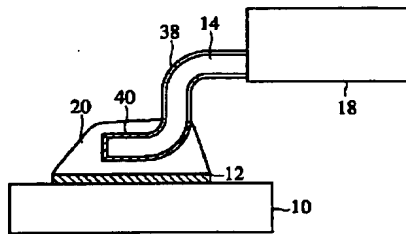


10…回路基板  
12…配線  
14…リード  
18…電子部品  
20…Sn-Bi系はんだ  
24…被覆層  
26…被覆層  
28…SnとAuの化合物

10…回路基板  
12…配線  
14…リード  
18…電子部品  
20…Sn-Bi系はんだ  
24…被覆層  
26…被覆層

【図7】

従来の電子部品の接合方法における接合部の  
反応形態を説明する図



- 10…回路基板
- 12…配線
- 14…リード
- 18…電子部品
- 20…Sn-Bi系はんだ
- 38…63Sn-37Pbはんだ被覆
- 40…3元共晶合金